



ISSN : 0854-4735

JURNAL PENDIDIKAN TEKNOLOGI dan KEJURUAN

Pengembangan Kuantitas FPTK Menyongsong Pasar Bebas

Profil Kemampuan Umum yang Diperlukan untuk Melaksanakan
Tugas di Industri Otomotif

Keahlian Desain Alat Bantu Tinjauan Jabatan
di Industri Manufactur

Strategi Pembelajaran Alternatif bagi Lembaga
Pendidikan Komputer

Peranan Wanita Karier dalam Implementasi
Bidang Pendidikan dan Keterampilan

Eksperimen Pengiriman Sinyal Televisi dengan Pemancar
TV dan CCTV serta Pemanfaatannya dalam Pendidikan

Komponen Logika Terprogram Pal sebagai Dekoder Alamat

Dasar Sistem Penginderaan Jauh

Alamat Redaksi: FPTK IKIP YOGYAKARTA
Kampus Karangmalang Yogyakarta-55281
Telp. (0274) 586734, 586168, Pesw. 276

JURNAL PENDIDIKAN TEKNOLOGI DAN KEJURUAN FPTK IKIP YOGYAKARTA

PENANGGUNGJAWAB : Dekan FPTK IKIP Yogyakarta

KETUA REDAKSI : Drs. Sarbiran, M.Ed.,Ph.D.

ANGGOTA REDAKSI : 1. Drs. Sukamito, M.Sc.,Ph.D.
2. Drs. Slamet PH, MA,M.Ed.,MLHR, M.A.,Ph.D.
3. Drs. Djemari Mardapi, M.Pd.,Ph.D.
4. Dr. Sugiyono, M.Pd.
5. Drs. Suyanto, M.A.,Ph.D.
6. Drs. Sunarto, M.A.,M.Sc.,Ph.D.
7. Dra. Yuswati
8. Ir. Effendie Tanumihardja , SU

SEKRETARIAT : 1. Dr. H. Husaini Usman, M.Pd.
2. Drs. Herminarto Sofyan, M.Pd.
3. Drs. H. Moch. Alip, M.A.
4. Drs. Satunggalno, M.Pd.
5. Drs. Agus Budiman, M.Pd.
6. Dra. Sukaptinah
7. Drs. Endy Fahmi

PRODUKSI/DISTRIBUTOR:

1. Drs. Sirod Hantoro, M.S.I.E.
2. Drs. Subardjono, Dip.LR, M.Pd.
3. Drs. Pangat

Daftar Isi

Sambutan Dekan	i
1. Pengembangan Kuantitas FPTK Menyongsong Pasar Bebas. <i>Oleh : Husaini Usman</i>	1
2. Profil Kemampuan Umum Yang Diperlakukan Untuk Melaksanakan Tugas di Industri Otomotif	11
<i>Oleh : Suhartanto</i>	
3. Keahlian Desain Alat Bantu Tinjauan Jabatan di Industri Manufactur	19
<i>Oleh : Muhamad Bruri Triyono</i>	
4. Strategi Pembelajaran Alternatif Bagi Lembaga Pendidikan Komputer.	25
<i>Oleh : Sunaryo Sunarto</i>	
5. Peranan Wanita Karier Dalam Implementasi Bidang Pendidikan dan Keterampilan.	31
<i>Oleh : Yuriani</i>	
6. Eksperimen Pengiriman Sinyal Televisi Dengan Pemancar TV dan CCTV Serta Pemanfaatannya Dalam Pendidikan	37
<i>Oleh : Herman Dwi Suryono</i>	
7. Komponen Logika Terprogram Pal Sebagai Dekoder Alamat.	45
<i>Oleh : Masduki Zakariyah</i>	
8. Dasar Sistem Penginderaan Jauh	57
<i>Oleh : Pramudi Utomo</i>	

SAMBUTAN DEKAN

Puji syukur kita panjatkan kehadirat Tuhan yang Maha Esa yang telah memberi petunjuk kepada kita semua sehingga Jurnal ini dapat diterbitkan. Sesuai dengan saran dari pembaca pada edisi kali ini dan seterusnya porsi untuk bidang pendidikan teknologi dan kejuruan 70 % dan sisanya untuk masalah-masalah yang terkait dengan bidang teknologi.

Berbagai upaya dalam rangka peningkatan kemampuan sumber daya manusia terus dilakukan. Bagi tenaga edukatif di perguruan tinggi, pengembangan pola pemikiran kritis, obyektif perlu dikembangkan melalui kegiatan-kegiatan penelitian. Oleh karena itu beberapa tulisan dari hasil penelitian, serta pemikiran bidang teknologi disajikan dalam jurnal ini.

Dewan redaksi telah berusaha untuk dapat terbit tepat waktu, namun karena lambatnya proses pemasukan tulisan-tulisan yang berbobot dan mempunyai nilai strategis, sehingga untuk terbitan edisi ini mengalami kelambatan. Oleh karena itu untuk mempercepat proses penerbitan edisi yang akan datang sangat diharapkan sumbangan tulisan dari para pembaca, karena pengembangan isi jurnal ini sangat tergantung pada para pembaca dan penulis.

Pada kesempatan ini disampaikan ucapan terima kasih kepada para penulis, pembaca, pelanggan, dan dewan redaksi yang telah berusaha untuk memperoleh tulisan yang berbobot serta memberi masukan kepada para penulis terhadap kesempurnaan tulisannya. Sumbangan dalam bentuk tulisan maupun langganan secara rutin sangat diharapkan. Akhirnya mohon maaf apabila ada kekurangannya.

Herminarto Sofyan
Nip. 130681037

KOMPONEN LOGIKA TERPROGRAM : PAL SEBAGAI DEKODER ALAMAT

Oleh : Masduki Zakariyah

Abstrak

Programmable Array Logic (PAL) merupakan keluarga dari komponen logika terprogram (Programmable Logic Devices = PLD), dengan interkoneksi antar elemen di dalam PAL fungsi rangkaian dapat direalisasikan. Interkoneksi dapat berlangsung dengan bantuan seperangkat Universal Programmer & Tester yang dapat memutushubungkan pengaman di dalam diagram internal PAL, hal ini tentu saja terlebih dahulu harus melalui aturan perancangan PAL.

Obyek rancangan dalam kajian ini adalah rangkaian dekoder alamat dengan 7 macam alamat. Dekoder alamat ini membutuhkan 21 buah komponen standar, dengan fungsi yang sama jika menggunakan komponen PAL hanya membutuhkan 1 buah. Berbagai ragam komponen PAL masing-masing mempunyai spesifikasi teknis tersendiri.

Beberapa keunggulan penggunaan komponen PAL dibandingkan dengan komponen standar, antara lain : kepadatan rangkaian per satuan luas, fungsi rangkaian dapat berubah sesuai dengan keinginan pemakai sepanjang tidak melebihi kemampuan rancang dalam diagram internalnya, dan dapat diprogram.

Pendahuluan

Rangkaian terintegrasi untuk aplikasi khusus yang dapat diprogram merupakan *chip* yang dirancang untuk memenuhi fungsi tertentu. Rangkaian terintegrasi jenis ini umumnya dirancang dengan metoda *semi-custom* atau *full-custom*, dan sering disebut dengan custom ASICs. Custom ASICs mempunyai keunggulan tertentu, antara lain (Soegijardjo Soegijoko, 1992) : kepadatan komponen per chip dan kinerja yang tinggi, kekhususan/kerahasiaan pada tingkat chip, kebutuhan daya lebih rendah, serta memiliki kehandalan yang tinggi.

Berdasarkan sifat pemrogramannya, rangkaian terintegrasi yang dapat diprogram dapat dibedakan kedalam dua kelompok, yaitu *Software Programmable Devices* (SPD) dan *Hardware Programmable Devices* (HPD). Perbedaan antara SPD dan HPD terletak pada sifat pemrogramannya.

Programmable Array Logic (PAL) yang merupakan keluarga komponen logika terprogram termasuk dalam kategori HPD, hal ini karena interkoneksi elemen-elemen perangkat keras di dalamnya dapat diprogram.

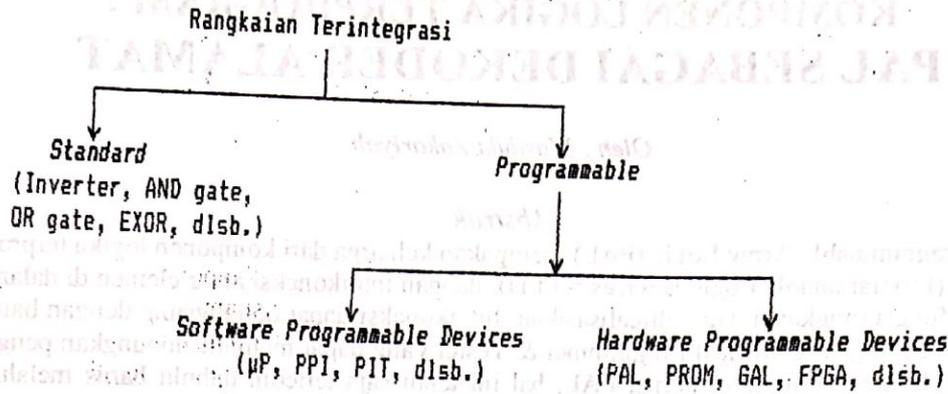
Berbeda dengan PLD, suatu rangkaian terintegrasi standar telah diproduksi dalam skala yang lebih besar dengan teknologi yang relatif

mapan, sehingga mempunyai harga satuan yang relatif rendah. Rangkaian terintegrasi standar mempunyai fleksibilitas perancangan. Penggunaan rangkaian terintegrasi jenis ini dalam berbagai macam sistem, mempunyai kekhususan terletak pada tingkat papan rangkaian tercetak. Akan tetapi penggunaan rangkaian terintegrasi standar ini mengakibatkan kepadatan komponen per chip lebih rendah, daya listrik yang diperlukan lebih besar, dan tingkat kekhususan yang lebih rendah pula.

Dengan melihat perbedaan pada tingkat kepadatan komponen dan kinerja, serta penggunaan daya listrik dan tingkat kekhususan/kerahasiaan rancangan, maka upaya mengungkapkan penyederhanaan komponen dengan menggunakan IC PAL, dalam konteks penyederhanaan rangkaian dekoder alamat pada kartu antar muka, menarik untuk dikaji.

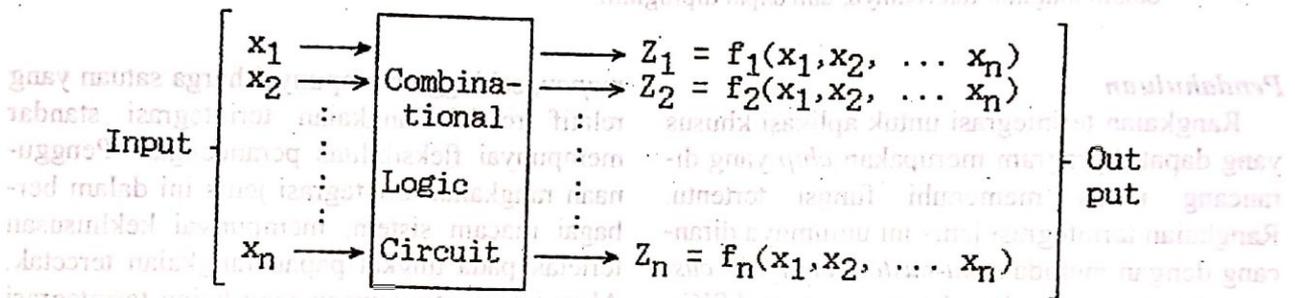
Penglompokan Rangkaian Terintegrasi

Secara umum IC digital ditinjau dari fungsinya, dikelompokkan seperti diagram 1 di bawah ini.



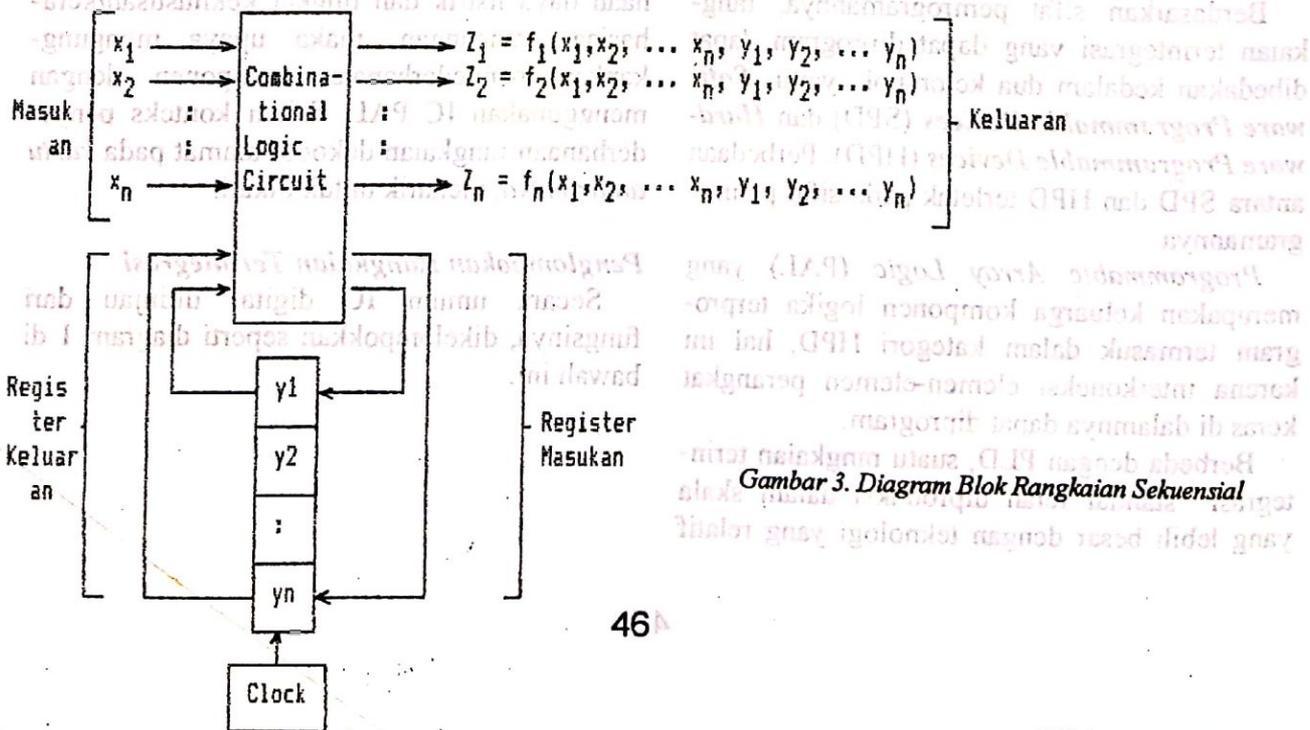
Gambar 1. Diagram Penglompokan IC

Gambar 2 berikut ini menunjukkan suatu diagram blok fungsi kombinasi. Setiap fungsi kombinasi dapat dinyatakan oleh *Sum of Product* (SOP) dari persamaan Boole dan diimplementasikan dengan hanya menggunakan dua macam gerbang logika, yaitu : AND dan OR; dengan anggapan bahwa masukan memiliki dua variabel yaitu bentuk normal dan komplemen. Bila tidak terpenuhi, tentu saja dibutuhkan logika lain, yaitu gerbang *Inverter*.



Gambar 2. Diagram Blok Rangkaian Kombinasi

Pada gambar 3 berikut ditunjukkan bentuk umum dari rangkaian sekuensial yang menggunakan *clock*, keluarannya merupakan fungsi dari masukan sekarang dan masukan sebelumnya. Masukan sebelumnya dinyatakan oleh bit-bit yang disimpan pada sel memori dari rangkaian sekuensial. Sel memori tersebut dapat diimplementasikan dengan menggunakan flip-flop jenis-D.

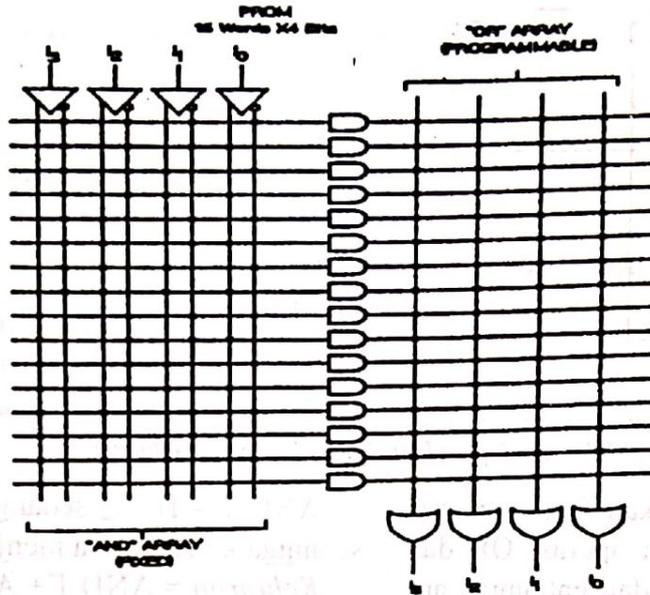


Gambar 3. Diagram Blok Rangkaian Sekuensial

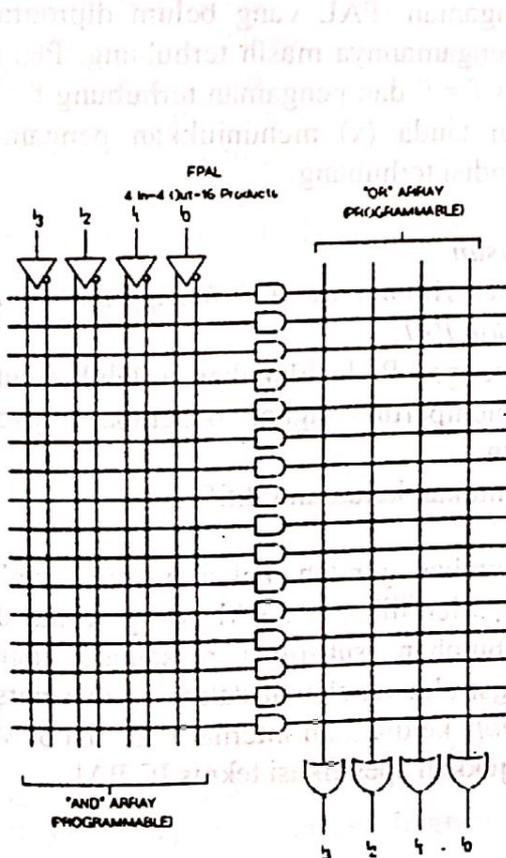
Dengan demikian setiap clock dari rangkaian sekuensial dapat juga diimplementasikan dengan menggunakan gerbang logika AND dan OR seperti pada rangkaian kombinasi ditambah dengan flip-flop jenis D.

Ditinjau dari diagram internalnya, jenis PLD dibagi dalam bagian, yaitu: OR dapat diprogram

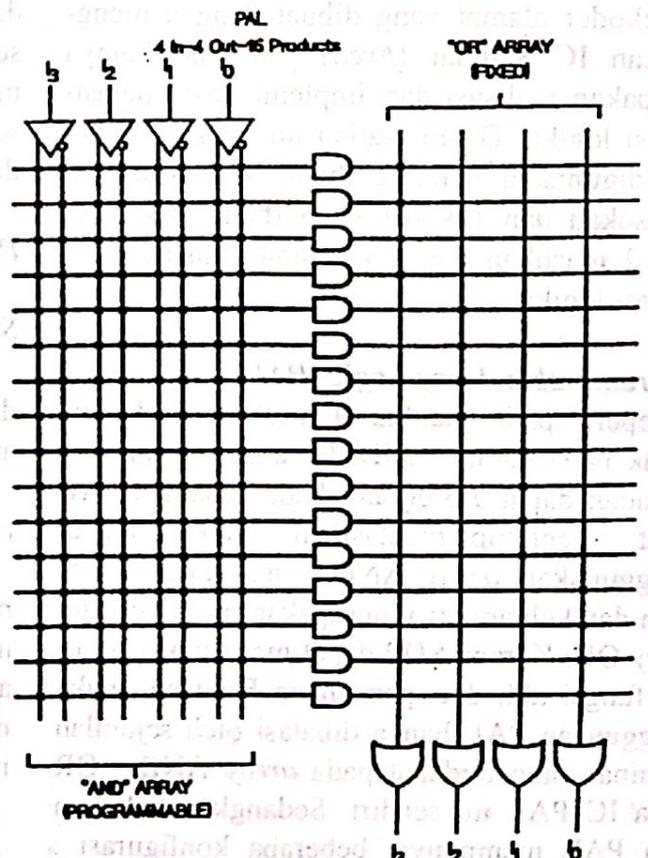
dan AND tidak dapat diprogram, AND dapat diprogram OR tidak dapat diprogram, serta AND dan OR dapat diprogram. Pada umumnya ketiga jenis komponen logika terprogram tersebut digambarkan seperti pada gambar 4.



Gambar 4.a. Fixed AND, Programmable OR



Gambar 4.b. Programmable AND, Fixed OR



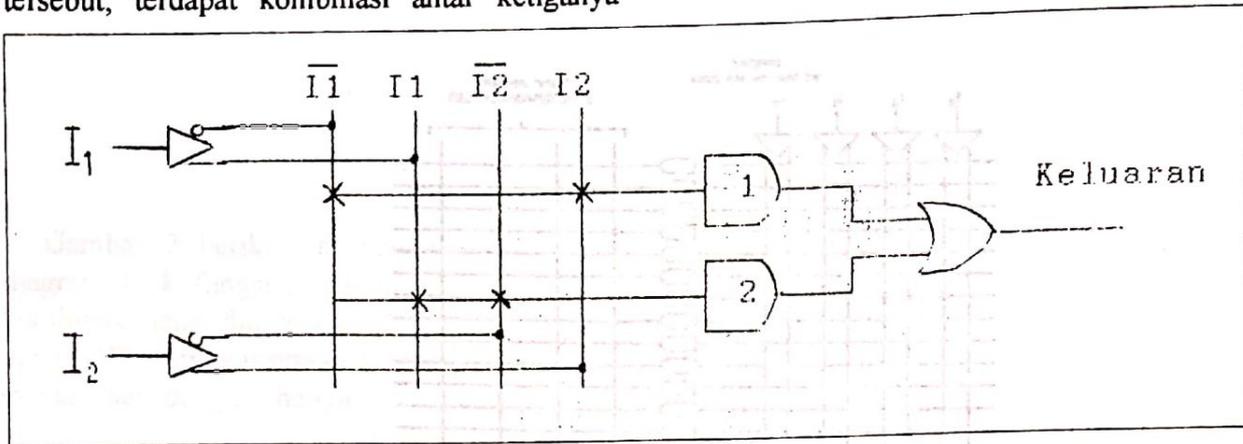
Gambar 4.c. Programmable AND, Programmable OR

Operasi Logika Dasar Boole

Operasi-operasi logika dasar dalam aljabar Boole pada dasarnya adalah : penjumlahan logika atau operasi OR, perkalian logika atau operasi AND, dan komplementasi logika atau operasi NOT. Disamping ketiga operasi logika tersebut, terdapat kombinasi antar ketiganya

gister dengan umpanbalik, keluaran XOR, keluaran komplementer.

Pada gambar 5 diperlihatkan ilustrasi dari diagram PAL yang mempunyai satu keluaran dan dua masukan. Secara umum persamaan logika menjadi :



Gambar 5. Diagram logika PAL 2 masukan dan 1 keluaran

yang antara lain, menghasilkan jenis operasi baru, yaitu : gabungan antara operasi OR dan NOT menjadi gerbang NOR, dan gabungan antara operasi AND dan NOT menjadi gerbang NAND.

Dekoder alamat yang dibuat dengan menggunakan IC Standar (*fixed*) pada hakekatnya merupakan realisasi dari implementasi operasi-operasi logika. Dalam kajian ini operasi logika yang digunakan adalah gerbang NAND dengan 8 masukan dan 1 keluaran, gerbang AND dengan 2 masukan dan 1 keluaran, dan komplementasi logika.

Programmable Array Logic (PAL)

Seperti pada gambar 4 struktur PAL termasuk pada bagian AND dapat diprogram dan OR tidak dapat diprogram. Pada dasarnya PAL dapat mengimplementasikan SOP dengan menggunakan *array* AND yang dapat diprogram dan keluarannya merupakan masukan bagi *array* OR. Karena SOP dapat menyatakan seluruh fungsi alih dari persamaan Boolean, maka penggunaan PAL hanya dibatasi oleh sejumlah terminal yang terdapat pada *array* AND - OR pada IC PAL itu sendiri. Sedangkan keluaran dari PAL mempunyai beberapa konfigurasi : kombinasi, I/O dapat diprogram, keluaran Re-

AND 1 = $\bar{I}_1 \cdot \bar{I}_2$ sedangkan AND 2 = $I_1 \cdot I_2$ sehingga keluarannya menjadi :

$$Keluaran = AND 1 + AND 2 = (I_1 \cdot \bar{I}_2) + (I_1 \cdot I_2)$$

Pada masing-masing susunan AND-OR terdapat pengaman, PAL yang belum diprogram seluruh pengamannya masih terhubung. Pengaman putus $f = 0$ dan pengaman terhubung $f = 1$, sedangkan tanda (x) menunjukkan pengaman dalam kondisi terhubung.

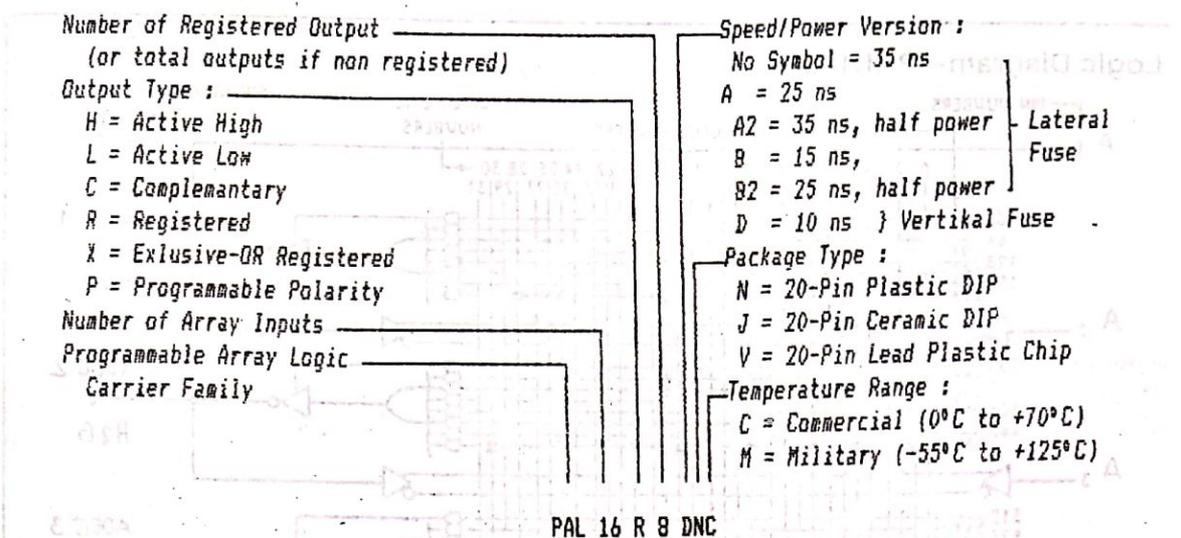
Pembahasan

Dekoder Alamat dengan Menggunakan IC Standar dan PAL

Perancangan PAL dilakukan terlebih dahulu dengan mempertimbangkan beberapa langkah, antara lain :

Menentukan keluaran (aktif rendah atau aktif tinggi),

Menentukan jumlah keluaran dan jumlah masukan, Memilih jenis PAL yang sesuai dengan kebutuhan, substitusi persamaan logika atau fungsi alih rangkaian dalam bentuk persamaan Boole ke diagram internal PAL. Di bawah ini ditunjukkan spesifikasi teknis IC PAL.



Sebagai ilustrasi rangkaian dekoder alamat dengan menggunakan IC PAL ditunjukkan seperti pada gambar 6. Secara fisik dari diagram internal pada gambar 6 komponen PAL yang digunakan dalam kemasan *dual in line* (DIL) 20 pin, sehingga dimungkinkan tidak hanya berisi sebuah dekoder alamat saja melainkan dapat pula dikembangkan lebih dari sebuah dekoder alamat untuk sebuah komponen PAL. Tentu saja hal ini tergantung pula pada jenis komponen PAL yang digunakan.

Jika menggunakan komponen standar dengan kemasan DIL 14 pin untuk sebuah dekoder alamat membutuhkan paling tidak 2 buah komponen atau lebih. Serta tingkat kesulitan pada implementasi di atas PCB juga menjadi bahan pertimbangan tersendiri.

Disamping itu perbedaan kinerja antara dekoder alamat dengan menggunakan IC PAL dan IC Standar juga dipengaruhi waktu tunda pada sinyal/pulsa keluaran yang dihasilkan antar keduanya.

Walaupun tingkat kepadatan komponen berbeda antara dekoder alamat dengan menggunakan IC standar dan IC PAL, namun keduanya mempunyai kesamaan keluaran jika dirancang untuk rangkaian dekoder alamat. Kesamaan tersebut terletak pada keluaran rangkaian yang akan memberikan sinyal rendah kalau diberi variasi masukan logika.

Sebagai gambaran dalam diagram internal PAL 16L8 (gambar 6) terdapat 32 masukan yang dimulai dari 0 sampai dengan 31, dan se-

jumlah 8 x 8 nomor sel, yang berarti terdapat *product line cell numbers* sejumlah 2048. Angka tersebut menunjukkan jumlah pengaman internal yang dapat diputushubungkan.

Perancangan dekoder alamat pada dasarnya untuk memperoleh keluaran logika, dalam kasus ini keluaran logika yang diharapkan adalah logika rendah. Dengan demikian perancangan dekoder alamat dengan menggunakan komponen standar keluarannya akan berlogika rendah. Secara lengkap konfigurasi alamat terdapat dalam lampiran 1.

Tingkat Kepadatan IC PAL dengan IC Standar

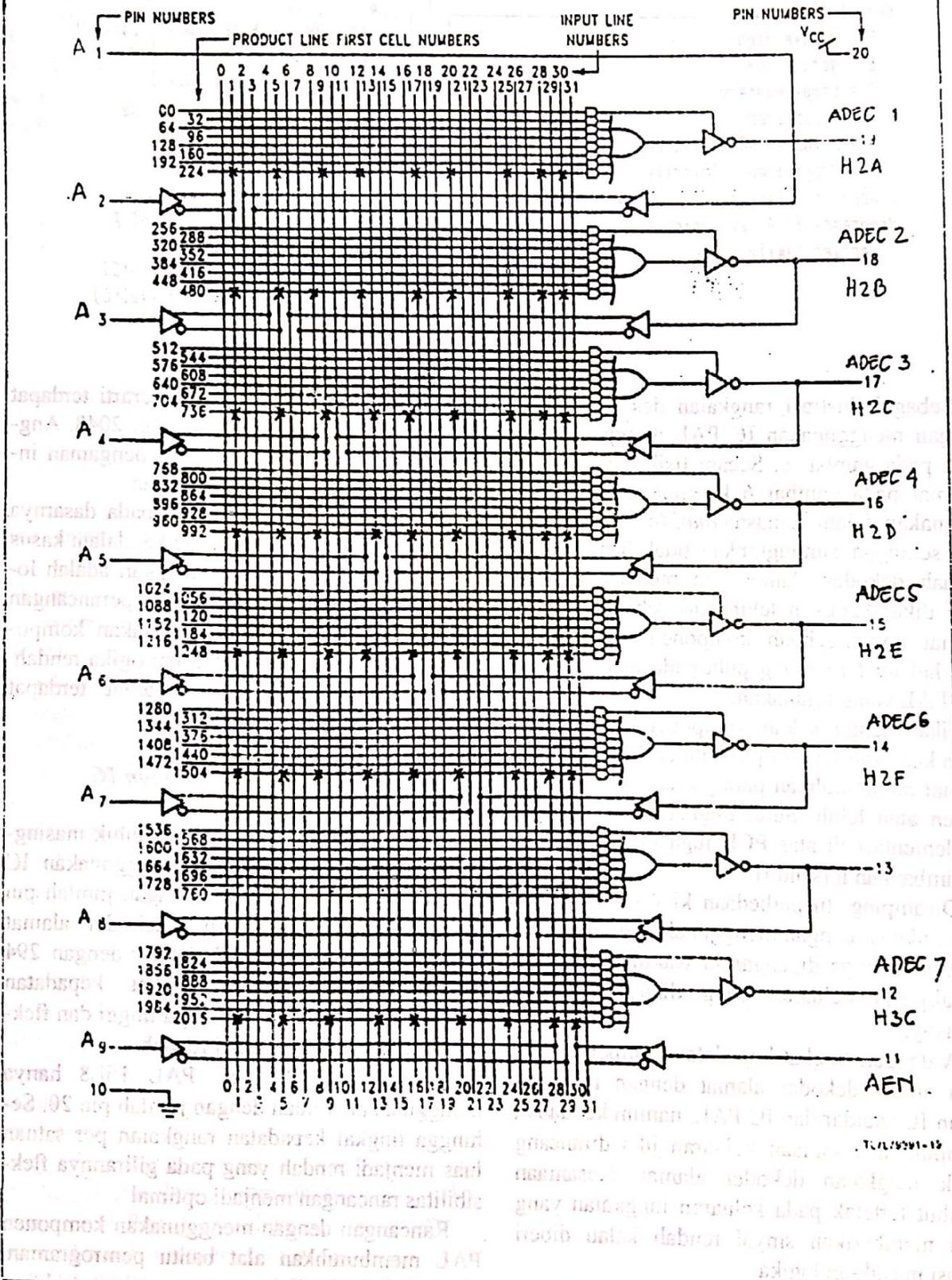
Tabel 1 menunjukkan bahwa untuk masing-masing dekoder alamat jika menggunakan IC standar memakai 3 buah IC dengan jumlah pin 42, sehingga untuk ketujuh dekoder alamat membutuhkan 21 buah IC standar dengan 294 pin. Dengan demikian tingkat kepadatan rangkaian per satuan luas sangat tinggi dan fleksibilitas rancangan menjadi rendah.

Jika menggunakan IC PAL 16L8 hanya menggunakan 1 buah dengan jumlah pin 20. Sehingga tingkat kepadatan rangkaian per satuan luas menjadi rendah yang pada gilirannya fleksibilitas rancangan menjadi optimal.

Rancangan dengan menggunakan komponen PAL membutuhkan alat bantu pemrograman. Tingkat keberhasilan rancangan sangat ditentukan oleh tingkat keberhasilan pemrograman.

20-Pin Medium PAL Family

Logic Diagram—PAL16L8



Gambar 6. Rangkaian Dekoder Alamat dengan Menggunakan Komponen PAL

Alat bantu perancangan PAL tersebut antara lain dapat menggunakan *Universal Programmer & Tester* dari *Hi Lo System*.

ngan 20 pin. Sedangkan jika menggunakan komponen standar, untuk fungsi rangkaian yang sama dengan implementasi rangkaian pada komponen PAL, membutuhkan 21 buah komponen standar yang masing-masing terdiri atas 14 pin.

Tabel 1
Tingkat Kepadatan IC PAL dan Standar untuk Fungsi Dekoder Alamat

Jenis IC	Fungsi	Jumlah			
		IC	Total IC	PIN (Kaki)	Total PIN
Standar (Fixed)	ADDEC 1	3 buah	21	3 x 14 = 42	294
	ADDEC 2	3 buah		3 x 14 = 42	
	ADDEC 3	3 buah		3 x 14 = 42	
	ADDEC 4	3 buah		3 x 14 = 42	
	ADDEC 5	3 buah		3 x 14 = 42	
	ADDEC 6	3 buah		3 x 14 = 42	
	ADDEC 7	3 buah		3 x 14 = 42	
PAL 16 L8	ADDEC 1	1/8 buah	1	20	20
	ADDEC 2	1/8 buah			
	ADDEC 3	1/8 buah			
	ADDEC 4	1/8 buah			
	ADDEC 5	1/8 buah			
	ADDEC 6	1/8 buah			
	ADDEC 7	1/8 buah			

Daftar Pustaka

Burfee Thomas C., 1985, *Digital Computer Fundamentals*, 6th ed., New York : Mc Graw-hill Book Company.

HI-LO SYSTEM, 1992, *User Manual ALL-03A PC-Based UNIVERSAL Programmer and Tester.*, HI-LO SYSTEM CO.,LTD.

Moris Mano, 1984, *Digital Design*, New Jersey : Prentice-Hall Inc.

Reka Rio Sumirato, 1982, *Fisika dan Teknologi Semikonduktor*, Jakarta : Pradnya Paramita.

Soegijoko Soegijardjo, 1992, *Sistem Mikroelektronika Terprogram*, Bandung : Pusat Antar universitas Mikroelektronika ITB.

Soegijoko Soegijardjo, Rosyawan Wawan, Widarjo Munim, 1992, *Hardware Programmable Devices*, Bandung : Pusat Antar Universitas ITB.

Texas Instrument, 1973, *The TTL Data Book for Design Engineers*, Texas : Texas Instrument.

Beberapa Keuntungan PAL

Oleh karena sifatnya yang dapat diprogram, maka dimungkinkan untuk : merubah fungsi rangkaian dengan jenis PAL yang sama, relatif mengurangi jumlah IC standar, relatif mudah diprogram, PAL mempunyai kecepatan yang tinggi dengan waktu tunda propagasi tidak lebih dari 25 nS untuk jenis A dan untuk seri D maksimum 10 nS, dengan menggunakan PAL tidak hanya dapat mengganti komponen logika pada umumnya melainkan juga dapat melakukan optimasi perancangan untuk produk baru, menghemat biaya perancangan.

Kesimpulan

Hasil kajian menunjukkan bahwa dekoder alamat yang dibangun dengan menggunakan komponen standar dan komponen PAL mempunyai keluaran yang sama. Hal ini terjadi oleh karena secara umum dalam rancangan suatu rangkaian elektronika sebagai fungsi tertentu dapat mempunyai kesamaan keluaran, walaupun untuk menuju keluaran yang sama proses yang dilalui bervariasi.

Tingkat kepadatan komponen pada rangkaian dekoder alamat jika menggunakan komponen PAL membutuhkan satu buah de-

